

УДК 621.37/29; 621.317.723

Ю.А. Константинов, Е.С. Горланов, Е.Д. Пожидаев, С.Р. Тумковский

Национальный исследовательский университет «Высшая школа
экономики» (НИУ ВШЭ)

YKonstantinov@hse.ru, egorlanov.s@yandex.ru, EPozhidaev@hse.ru,

STumkovskiy@hse.ru

КОМПЬЮТЕРНОЕ МОДЕЛИРОВАНИЕ воздействия электростатических разрядов на мощные МОП транзисторы с учетом влияния емкости печатной платы

Выполнено моделирование воздействия ЭСР на мощные МОП транзисторы серии IRF. Найдено, что транзисторы, имеющие незначительные емкости затвор – исток, существенно восприимчивы к воздействию электростатических разрядов. Установлен характер связи напряжения, при котором происходит пробой подзатворного оксида с величиной емкости печатной платы. Показано, что мощным МОП транзисторам, имеющим незначительные емкости затвор – исток, следует предусматривать схемотехническую защиту от ЭСР с использованием защитных TVS диодов.

Моделирование процессов воздействия электростатических разрядов (ЭСР) на радиоэлектронную аппаратуру позволяет не прибегать к дорогостоящим испытаниям, существенно укорачивает время проектирования и поэтому представляется весьма эффективным.

Высокая чувствительность современной радиоэлектронной аппаратуры к электростатическим разрядам обуславливает появление обратимых и катастрофических её отказов при воздействии этих разрядов на её компоненты [1]. Это в первую очередь касается твердотельных интегральных микросхем [2], и особенно микросхем, выполненных по КМОП технологии [3].

На уровне компонента, обычно называемом уровнем устройства, проводится тестирование, заключающееся в нахождении максимально возможной величины импульса, при которой этот компонент еще продолжает исправно функционировать [4]. При этом обычно имитируется ситуация, при которой заряженное устройство разряжается в результате контакта с заземленным проводником (модель заряженного устройства - CDM) [5].

Протестированные электронные компоненты используются в составе радиоэлектронной системы. Они соединены проводниками и размещаются на печатных платах. Производители таких систем также тестируют выпускаемую радиоэлектронную систему на воздействие ЭСР [6].

Естественно, что на системном уровне как компоненты, так и печатные платы, а кроме того, и ПО этой системы оказывают непосредственное влияние на стойкость системы к воздействию ЭСР. Поэтому условия тестирования на уровне системы гораздо жестче, чем на уровне компонента.

При конструировании радиоэлектронной системы необходимо принимать во внимание, что учитывать возможное влияние печатных плат на помехозащищенность компонентов и системы необходимо как на конструкторском, так и на схемотехническом уровне.

В работах [7,8] показано, что устранить возникновение ЭСР при зарядении диэлектриков можно легко при использовании композитных диэлектриков с контролируемой проводимостью. Для этого необходимо целенаправленно увеличить темновую проводимость полимерного диэлектрика введением определенного количества мелкодисперсной графитированной сажи, или металлического порошка.

Было найдено, что при удельной объемной проводимости диэлектрика порядка 10^{-10} Ом⁻¹·м⁻¹ в результате увеличения стока и перераспределения, возникающего в диэлектрике заряда последний не будет накапливаться до опасных величин, приводящих к разряду. Использование таких диэлектриков в составе печатных плат типичных приборов цифровой и аналоговой электроники показало, что при увеличении удельной объемной проводимости вплоть до $\gamma = 2 \cdot 10^{-7}$ Ом⁻¹·м⁻¹ изменения их характеристик не наблюдалось. Это обуславливает возможность их применения в печатных платах для защиты от поражающего действия факторов электризации на конструкторском уровне.

МДП транзисторы – это наиболее распространенные элементы интегральных схем. Их быстродействие зависит не только от емкости затвор-исток и затвор-сток, но и связано с наличием паразитных емкостей – емкости контактных площадок, емкости перекрытия и емкости металлизации печатной платы [9]. Последняя емкость может играть существенную роль в выходе из строя транзистора при ЭСР. Так в [10] было показано, что статический потенциал порядка 100 В заряженной печатной платы в результате последующего ЭСР может привести к отказу компонента РЭА.

Такого рода исследования привели к появлению новой модели заряжения, источником разряда в которой является заряженная печатная плата - СВМ (Charged board model) [11]. Её можно рассматривать как частный случай модели заряженного устройства (CDM - Charged-Device Model), когда принимается во внимание не только заряженный компонент аппаратуры, но и печатная плата, на которой он смонтирован.

Когда компонент находится вблизи металлического заземленного предмета между ним и этим предметом возникает электрический разряд. При этом заряд на диэлектрическом корпусе компонента через вывод транзистора стекает на землю и металлический предмет стекает на землю. В этот момент между выводами транзистора возникает электрический разрядный импульс с достаточно высокой амплитудой напряжения. Когда вызванная импульсом разность потенциалов между затвором и истоком достигает напряжения пробоя, происходит пробой подзатворного оксида. Для МОП – транзисторов серии IRF напряжение пробоя оксида, согласно данным фирмы производителя составляет 75-80 В [12].

В настоящей статье излагаются результаты компьютерного моделирования воздействия электростатических разрядов на ряд мощных МОП транзисторов из серии IRF с целью выявления влияния емкости печатных плат, на которые монтируются эти транзисторы, на напряжение затвор – исток, и, соответственно, на отказы, связанные с пробоем подзатворного оксида.

Эти МОП транзисторы, обладая прочной конструкцией и низким сопротивлением, обеспечивают высокую скорость переключения, и используются в качестве регуляторов переключения, драйверов двигателей, реле, а также драйверов высокомоощных, биполярных транзисторов.

Для исследования нами были выбраны N-канальные мощные транзисторы IRF-7201, IRF-520 и IRF-510, имеющие отличающиеся емкости затвор – исток C_{gs} : 450 пФ [13], 305 пФ [14] и 155 пФ [15], соответственно.

При разработке соответствующей компьютерной модели использовался подход, развитый в работах [16] и [17], касающийся методов моделирования воздействия электростатического разряда и состоящий в представлении объекта воздействия ЭСР в виде эквивалентной электрической схемы и последующем её моделировании с помощью программного обеспечения (ПО) для схемотехнического моделирования. Но в нашем случае мы ориентировались на ПО LTspice, как наиболее распространенное. Нам важно, что данная программа не только моделирует аналоговые и цифровые схемы, но также эффективно выполняет моделирование переходных процессов. Соответствующая схемотехническая модель приведена на рис. 1.

Схемой предусмотрено воспроизведение формы и количественных характеристик импульса, происходящего при электростатическом разряде. При этом величина напряжения разряда V_{ESD} задавалась.

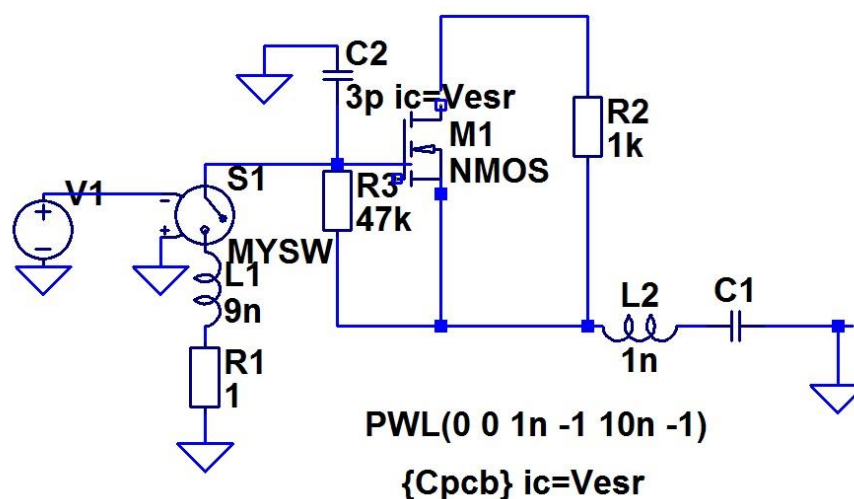


Рис. 1. Схемотехническая модель воздействия ЭСР на МОП транзисторы

Запуск переходного процесса при разряде осуществляется с помощью ключа S_1 .

Введение в электрическую схему рис. 1 индуктивности L_2 и емкости C_{psb} позволяет учитывать характеристики печатной платы, на которую смонтирован МОП транзистор. Кроме того, данная модель позволяет проводить моделирование воздействия ЭСР на исследуемые транзисторы на системном уровне.

Емкость C_{psb} определяется типом ПП и по своей величине может составлять от десятка до нескольких сотен пФ. Естественно, на этой емкости может накапливаться достаточно большой электрический заряд.

Согласно схеме C_{psb} включена последовательно с емкостью изолированный затвор – исток МОП транзистора C_{gs} .

При электростатическом разряде накопленный заряд в течение очень короткого времени перераспределяется между емкостями и через заземлённый вывод транзистора уходит на «землю». Этим и обусловлено наличие переходного процесса в электрической цепи, который обуславливает появление в ней импульса высокого напряжения.

Нас будет интересовать максимальная величина амплитуды напряжения этого импульса, возникающего между изолированным затвором и истоком, т.к. именно эта величина определяет будет пробит подзатворный оксид, или нет. Критерием, как мы

отмечали выше, является значение 75-80 В. Если напряжение между затвором и истоком в момент прохождения импульса превысит 75 В, то с большой вероятностью произойдет пробой оксидного слоя и транзистор выйдет из строя.

Так как максимальная амплитуда импульса наблюдается в его начальной части мы будем следить за изменением напряжения затвор – исток в первые 20 – 60 нс переходного процесса при ЭСР.

С использованием разработанной методики было проведено компьютерное моделирование влияния емкости печатной платы на величины напряжений затвор – исток ряда МОП транзисторов, и выявлены условия восприимчивости МОП транзисторов к воздействию электростатических разрядов. В качестве начальных объектов исследования были выбраны мощные МОП транзисторы n типа марки IRF, нашедшие широкое распространение в силовой электронике. Это полевые транзисторы с изолированным затвором. Соответствующий подзатворный диэлектрический слоя представляет собой тонкую пленку диоксида кремния, пробойное напряжение которого составляет 75-80 В. Для большей определенности примем, что критерием пробоя подзатворного оксида при моделировании будет величина 80 В.

Будем считать, что в зависимости от габаритов печатной платы и площади её металлизации, величина емкости C_{psb} будет лежать в диапазоне от 30 до 1000 пФ. Именно в этом диапазоне мы будем исследовать влияние величины емкости печатной платы на переходный процесс в электрической схеме при ЭСР.

Исследования проводились при напряжениях разряда V_{ESD} от 100 до 600 В. При выбранном напряжении разряда исследовался переходный процесс изменения напряжения затвор – исток со временем разряда при различных величинах емкости печатной платы.

На рис. 2 показаны кривые изменения напряжения затвор – исток во время переходного процесса в транзисторе IRF510 при напряжении разряда $V_{ESD}=200$ В и емкостях печатной платы $C_{psb}=5$ пФ (кривая 1), 50 пФ (кривая 2), 100 пФ (кривая 3), 200 пФ (кривая 4), 300 пФ (кривая 5). Стационарное состояние напряжения достигалось за 4 – 30 нс

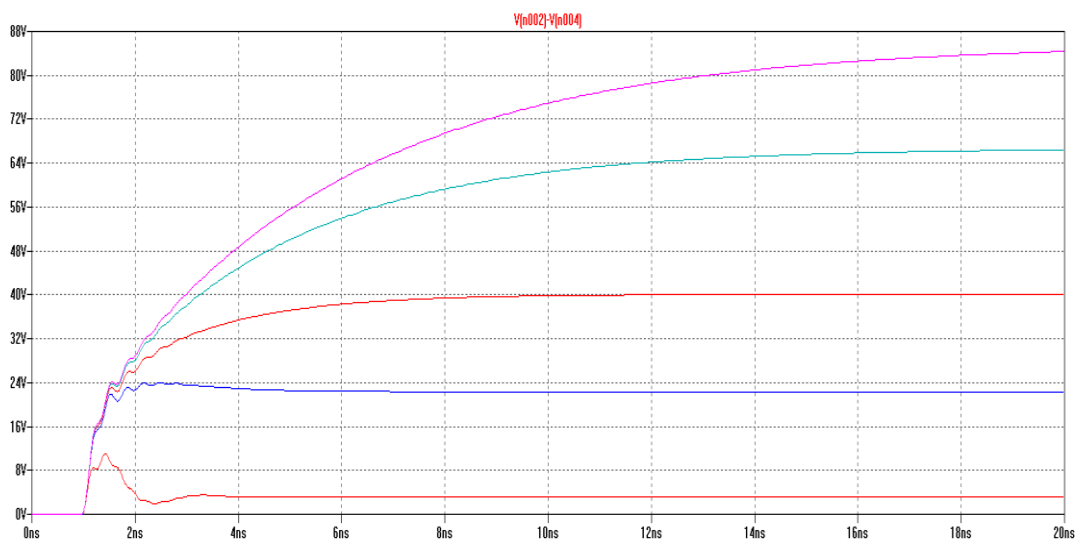


Рис. 2. Напряжение затвор – исток во время переходного процесса в транзисторе IRF510 при напряжении разряда $V_{ESD}=200$ В и емкостях печатной платы $C_{psb}=5$ пФ (кривая 1), 50 пФ (кривая 2), 100 пФ (кривая 3), 200 пФ (кривая 4), 300 пФ (кривая 5).

Мы видим, что при увеличении емкости печатной платы стационарные значения напряжений затвор – исток, к которым стремятся кривые переходного ЭСР процесса, возрастают. При увеличении напряжения разряда кривые переходного процесса

поднимаются, и значения стационарных напряжений возрастают, как видно из рис. 3, на котором они приведены для напряжения разряда 300 В.

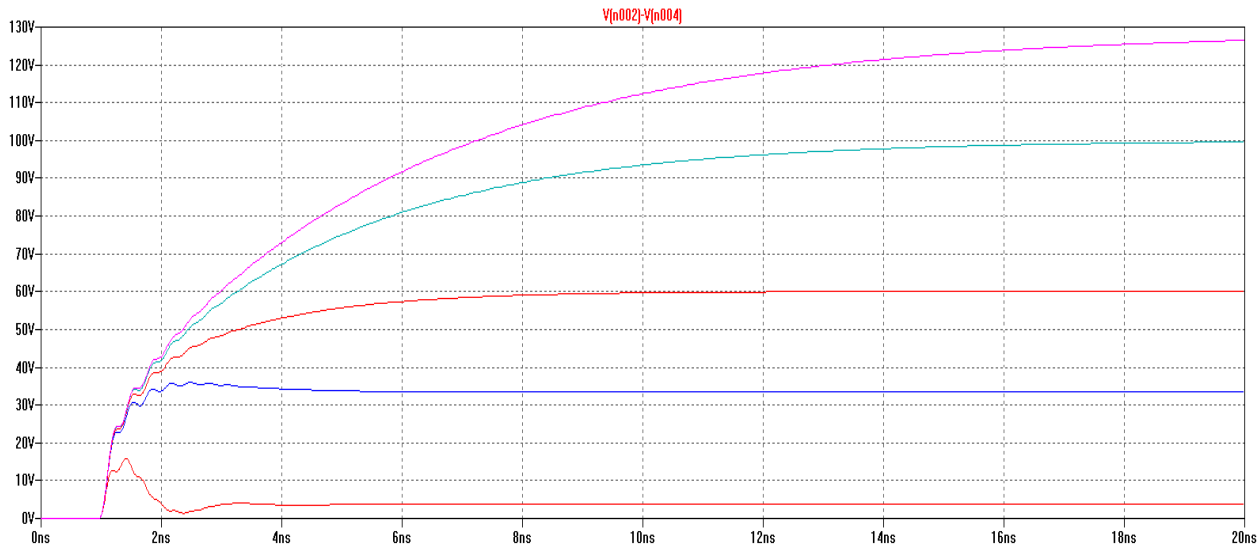


Рис. 3. Напряжение затвор – исток во время переходного процесса в транзисторе IRF510 при напряжении разряда $V_{ESD}=300$ В и емкостях печатной платы $C_{psb}=5$ пФ (кривая 1), 50 пФ (кривая 2), 100 пФ (кривая 3), 200 пФ (кривая 4), 300 пФ (кривая 5).

Кривые переходного процесса для напряжений разряда 400 и 500 В имеют подобный характер.

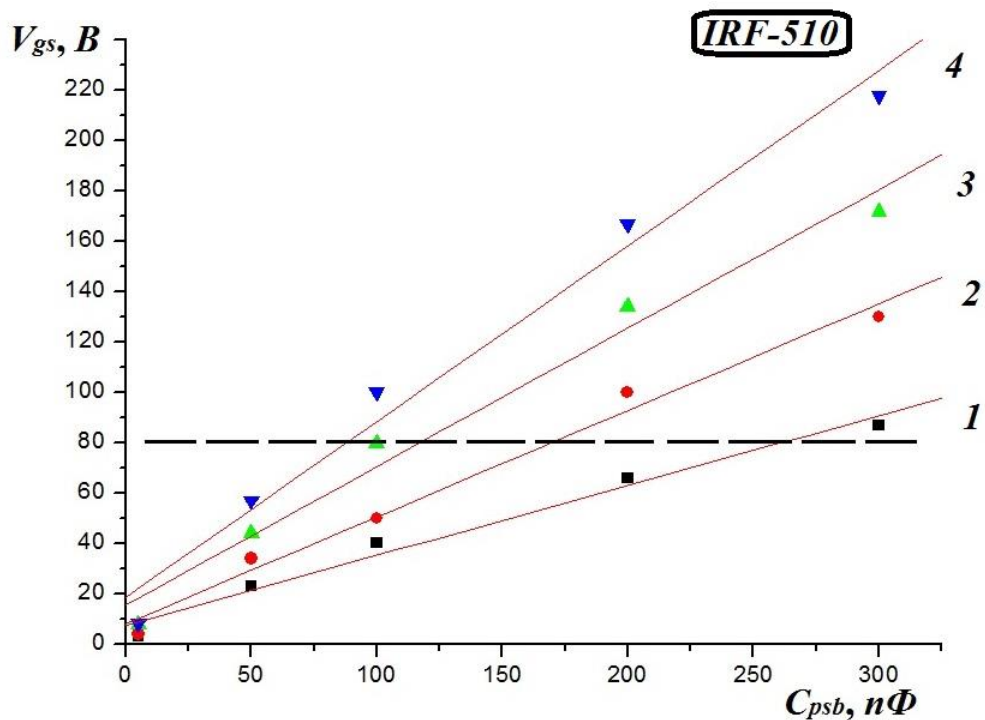


Рис. 4. Зависимость стационарных значений напряжения затвор – исток от емкости печатной платы для разных напряжений V_{ESD} разряда: 1 - 200 В; 2 – 300 В; 3 – 400 В; 4 – 500 В. Пунктирная кривая показывает уровень напряжения пробоя подзатворного оксида для транзистора IRF510.

На рис. 4 показано, как изменяются величины стационарных напряжений затвор - исток при изменении величин емкости печатной платы. Эти изменения, как и следовало ожидать из закона Ома, носят линейный характер и наклоны кривых определяются величинами омических сопротивлений соответствующих емкостей печатной платы.

При этом надо иметь в виду, что емкость C_{gs} затвор – исток и емкость C_{psb} печатной платы фактически образуют делитель напряжения (см. схему рис.1), и соотношение этих емкостей определяет напряжение затвор - исток. Напряжение на затворе равно напряжению разряда. Поэтому чем больше емкость печатной платы, тем меньше напряжение на истоке и, соответственно, больше напряжение V_{gs} затвор - исток. Когда растущее с увеличением C_{psb} напряжение затвор - исток достигает величины пробивного напряжения 80 В. Имеет место пробой подзатворного оксида.

Как видно из рис. 4, оксид при напряжении разряда 200 В пробивается примерно, когда емкость печатной платы составит 260 пФ. При увеличении напряжения разряда пробой подзатворного оксида наблюдается, как и следовало ожидать, при меньших значениях емкости печатной платы. При напряжении разряда 500 В пробой подзатворного оксида происходит при существенно меньшем значении емкости печатной платы, составляющем всего 80 пФ.

Напряжение разряда, V_{ESD} , В	200	300	400	500
Емкость печатной платы, C_{psb} , пФ	265	170	115	85

Емкость затвор – исток C_{gs} транзистора IRF-510 составляет 155 пФ. Для сравнения нами были выбраны МОП транзисторы того же типа - IRF-520, имеющий большую емкость C_{gs} , составляющую 305 пФ, и IRF-7201 с еще большей емкостью 660 пФ.

Кривые изменения напряжения затвор – исток во время переходного процесса при напряжении разряда $V_{ESD}=300$ В в случае транзистора IRF-520 показаны на рис. 5, а для транзистора IRF7201 на рис. 6.

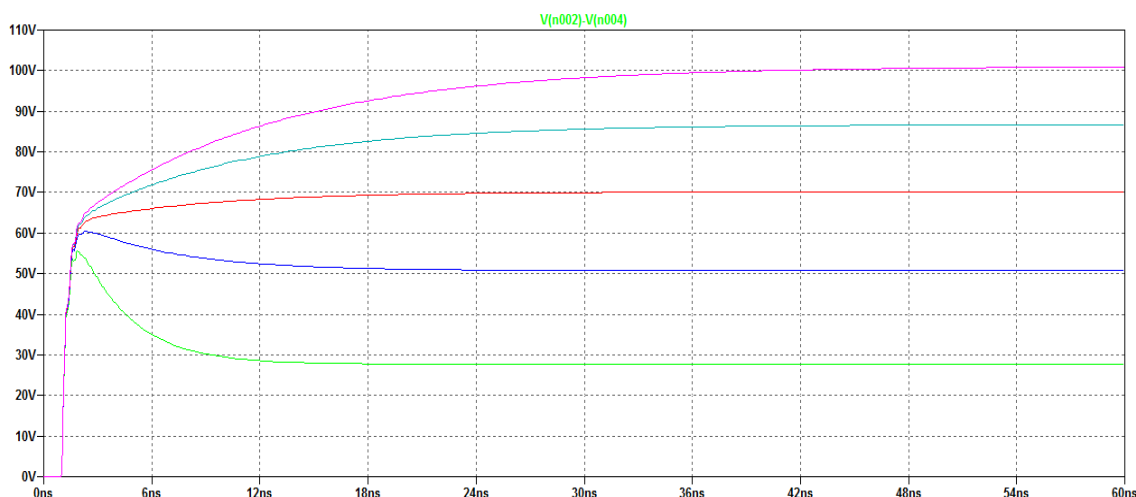


Рис. 5. Напряжение затвор – исток во время переходного процесса в транзисторе IRF520 при напряжении разряда $V_{ESD}=300$ В и емкостях печатной платы $C_{psb}= 100$ пФ (кривая 1), 200 пФ (кривая 2), 300 пФ (кривая 3), 400 пФ (кривая 4), 500 пФ (кривая 5).

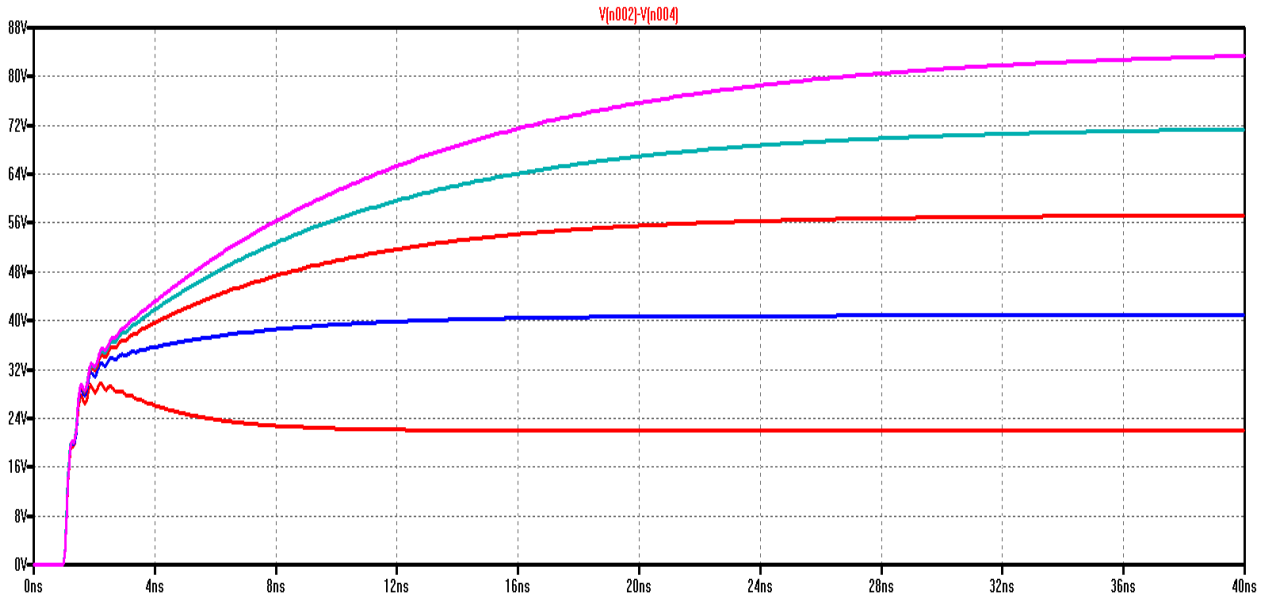


Рис. 6. Напряжение затвор – исток во время переходного процесса в транзисторе IRF7201 при напряжении разряда $V_{ESD}=300$ В и емкостях печатной платы $C_{psb}= 100$ пФ (кривая 1), 200 пФ (кривая 2), 300 пФ (кривая 3), 400 пФ (кривая 4), 500 пФ (кривая 5).

При сопоставлении рисунков 5 и 6 с рис. 4, на котором приведено семейство кривых переходного процесса для этого же напряжения разряда, но для транзистора IRF-510, мы видим, что влияние емкости печатной платы на изменение напряжения затвор-исток в случае транзистора IRF-520 слабее, а в случае IRF-7201 ещё слабее. Если для транзистора IRF510 с емкостью печатной платы 200 пФ стационарное значение напряжения затвор – исток V_{gs} после разряда составляет 100 В, то для транзистора IRF-520 V_{gs} составляет 50 В, а для IRF-7201 только 40 В.

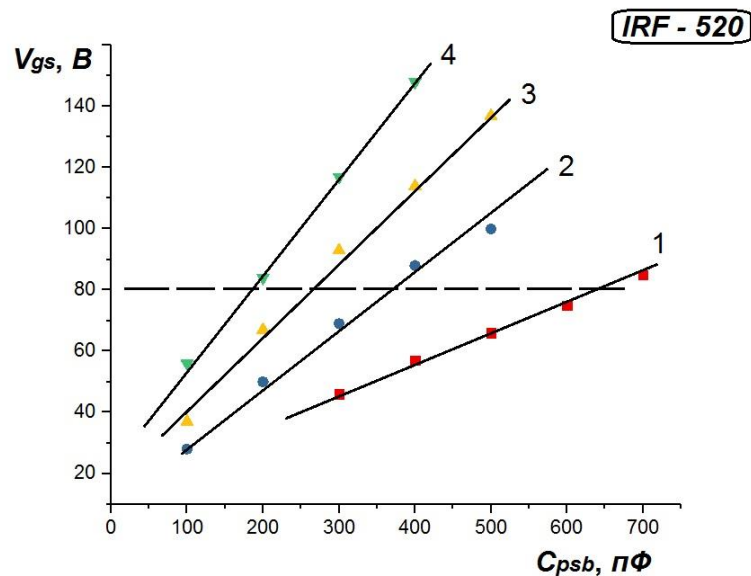


Рис. 7. Зависимость стационарных значений напряжения затвор – исток от емкости печатной платы для разных напряжений V_{ESD} разряда: 1 - 200 В; 2 – 300 В; 3 – 400 В; 4 – 500 В. Пунктирная кривая показывает уровень напряжения пробоя подзатворного оксида для транзистора IRF520.

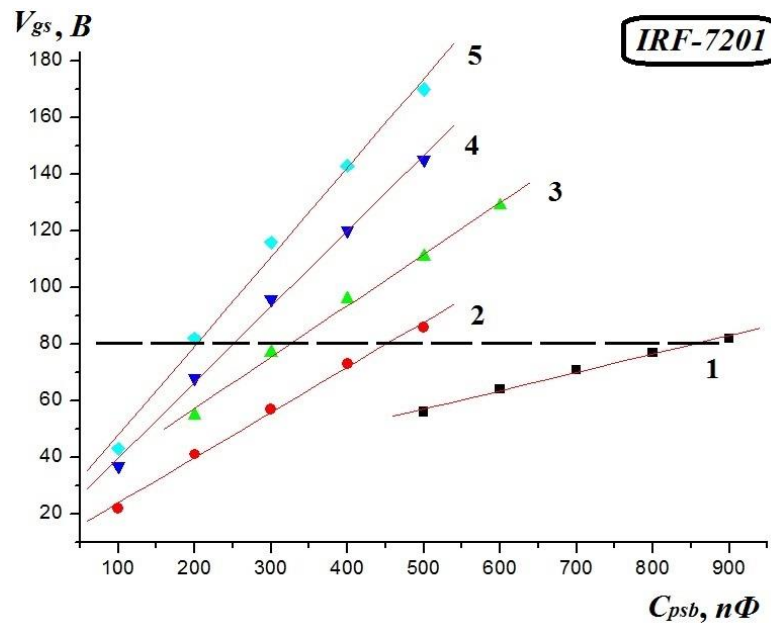


Рис. 8. Зависимость стационарных значений напряжения затвор – исток от емкости печатной платы для разных напряжений V_{ESD} разряда: 1 – 200 В; 2 – 300 В; 3 – 400 В; 4 – 500 В; 5 – 600 В. Пунктирная кривая показывает принятый нами уровень напряжения пробоя подзатворного оксида для транзистора IRF-7201.

Изменения величин стационарных напряжений затвор - исток при изменении значений емкости печатной платы для транзистора IRF-520 показаны на рис. 7, а для транзистора IRF-7201 на рис. 8. Характер этих изменений также линейный.

Основные отказы МОП транзисторов связаны с несобственным пробоем подзатворного оксида, который обусловлен его дефектами [18]. Напряженность электрического поля, соответствующего этому механизму пробоя, составляет согласно [19] от $8 \cdot 10^8$ до $10 \cdot 10^8$ В/м, что при обычной толщине оксида в мощных МОП транзисторах порядка 100 нм дает величину напряжения пробоя 80-100 В. В [20] указывается, что при толщинах оксидного слоя в мощных МОП транзисторах около 100 нм значения напряжения пробоя не превышают 100 В. Эти величины хорошо согласуются с приведенным в [12] значением величины напряжения пробоя для МОП – транзисторов серии IRF, составляющим 75-80 В.

В согласии с изложенным нами было принято, что пробоем подзатворного оксида исследуемых нами транзисторов соответствует напряжение затвор –исток 80 В. На рис. 4,7 и 8 уровень напряжения, соответствующий пробоем, показан пунктирной линией.

Мы видим, что при одном и том же напряжении разряда оксид в IRF7201 пробивается при гораздо больших емкостях печатной платы, чем в IRF-520 и тем более в IRF510. Так при напряжении разряда 200 В оксид в IRF7201 пробивается при емкости печатной платы, превышающей 880 пФ, в IRF-520 выше 610 В, а в IRF510 выше 265 пФ.

Если для транзистора IRF510 с емкостью печатной платы 200 пФ оксид пробивается при напряжении разряда 260 В, то у МОП транзистора IRF7201 с такой же емкостью печатной платы напряжение затвор – исток, при котором пробивается оксид, составляет 600 В.

Величины емкости печатной платы, при которых происходит пробоем подзатворного оксида для различных напряжений разряда, для удобства рассмотрения сведены в таблицу.

Таблица. Величины емкости печатной платы, при которых происходит пробой подзатворного оксида, для различных напряжений разряда.

Напряжение разряда, V_{ESD} , В		200	300	400	500	600
Емкость печатной платы, C_{psb} , пФ	IRF-7201	880	450	300	220	180
	IRF-520	640	360	260	180	-
	IRF-510	265	170	115	85	-

Для удобства рассмотрения на рис. 9 показан график, связывающий напряжение разряда и емкости ПП, при которых происходит пробой.

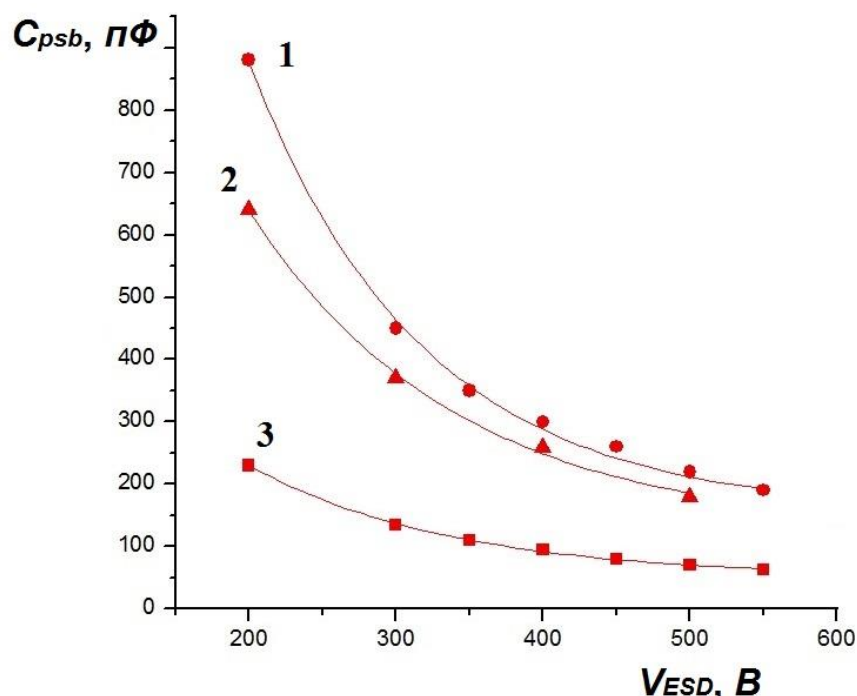


Рис. 9. Связь между напряжением электростатического разряда, попадающего в цепь МОП транзистора, и емкостью печатной платы, начиная с которой происходит пробой подзатворного оксида: 1 - IRF7201; 2 - IRF520; 3 - IRF510.

Итак, в результате компьютерного моделирования установлено, что влияние емкости печатной платы C_{psb} на величину напряжения пробоя подзатворного оксида заметнее всего проявляется у транзистора IRF-510. У IRF-520 это влияние сказывается слабее, а у IRF7201 значительно слабее.

Соответственно, при одном и том же напряжении разряда пробой подзатворного оксида у IRF-520 происходит при больших емкостях печатной платы, чем у IRF-510, а у IRF7201 при еще больших емкостях. Если в цепи с IRF-510 проходит импульс электростатического разряда с амплитудой напряжения (напряжением разряда) 500 В, то

чтобы не происходило пробоя подзатворного оксида, емкость печатной платы не должна превышать 85 пФ.

В то же время при прохождении такого же импульса в цепи с IRF-520 пробой подзатворного оксида будет происходить, когда емкость печатной платы будет равна, или превысит 180 пФ, а в цепи с IRF7201 – 220 пФ.

Печатные платы, у которых медные металлические проводники занимают заметную площадь, могут приводить к накоплению достаточного заряда, приводящего к пробое подзатворного оксида, и требуется защита такого транзистора от ЭСР. Это относится ко всем МОП транзисторам, имеющим достаточно малую емкость затвор – исток. Одним из эффективных способов такой защиты является использование в электрической схеме TVS защитных диодов.

Заключение

Выполнено моделирование воздействия ЭСР на мощные МОП транзисторы серии IRF. Найдено, что транзисторы, имеющие незначительные емкости затвор – исток, существенно восприимчивы к воздействию электростатических разрядов. Установлен характер связи напряжения, при котором происходит пробой подзатворного оксида с величиной емкости печатной платы. Показано, что мощным МОП транзисторам, имеющим незначительные емкости затвор – исток, следует предусматривать схемотехническую защиту от ЭСР с использованием защитных TVS диодов.

Литература

1. Кечиев Л.Н., Пожидаев Е.Д. Защита электронных средств от воздействия статического электричества. М.: ИД «Технологии», 2004. 346 с.
2. Строгонов А., Горлов М. Воздействие электростатических разрядов на интегральные схемы // Компоненты и технологии. 2008. №2. С. 126-130.
3. Карпович М.С., Лысь В.Д. Разработка электростатической защиты элементов ввода-вывода интегральных микросхем, выполненных по субмикронной высоковольтной КМОП технологии // Вестник СибГУТИ. 2015. №3. С. 55-65.
4. H. Anzai, Y. Tosaka, K. Suzuki, T. Nomura, S. Satoh. Equivalent circuit model of ESD protection devices. FUJITSU Sci. Tech. J., 2003, v. 31, №1, p. 119-127.
5. Active discharge model (CDM) electrostatic discharge (ESD) test // AEC - Q101-005 – REV. July 19, 2006.
6. R.Liang. Design considerations for system-level ESD circuit protection. Analog Applications Journal High-Performance Analog Products 4Q 2012 p. 28-31.
7. Пожидаев Е.Д. и др. Повышение стойкости космических аппаратов к воздействию поражающих факторов электризации // Космонавтика и ракетостроение. 2003. № 1 (30). С. 32–35.
8. E.D. Pozhidaev, V.S. Saenko, A.E. Abrameshin, “Modelirovanie i ehksperimentalnoe issledovanie rabochih harakteristik radiotekhnicheskikh uzlov vpolnennyh na pechatnyh platah s povyshennoj ustojchivostyu k ehlektrostaticheskim razryadam (Simulation and the experimental study of characteristics of the radio engineering nodes executed on PCB with the increased resistance to ESD), Tekhnologii ehlektromagnitnoj sovmestimosti - Technologies of electromagnetic compatibility. vol. 56, no.1, pp. 34-40, 2016.
9. Структуры интегральных МОП-транзисторов. / [https:// helpiks.org/7-69025.html](https://helpiks.org/7-69025.html).
10. Industry Council on ESD Target Levels. — White Paper 2: A Case for Lowering Component Level CDM ESD Specifications and Requirements, April, 2010.

11. Colnar J., Trotman J., Petrice R. Decreased CDM ratings for ESD-sensitive devices in printed circuit boards // In Compliance. — 2010. — September. — Pp. 38 – 41.
12. International Rectifier. — ESD Testing of MOS Gated Power Transistors. Application Note AN-986. <http://www.irf.com/technical-info/appnotes/an-986.pdf>.
13. <https://pdf1.alldatasheet.com/datasheet-pdf/view/89534/IRF/IRF7201.html>
14. <https://pdf1.alldatasheet.com/datasheet-pdf/view/22389/STMICROELECTRONICS/IRF520.html>
15. <https://pdf1.alldatasheet.com/datasheet-pdf/view/250765/VISHAY/IRF510.html>
16. Kechiev L., Kuznetsov V. V. Charged Board Model ESD Simulation for PCB Mounted MOS Transistors // IEEE Transactions on Electromagnetic Compatibility. 2015. Vol. 57. No. 5. P. 947-954.
17. Константинов А.А., Лисовский А.А. Воздействие импульсных помех на стабильность работы микропроцессорных устройств//III Международная конференция молодых ученых «Интеграция науки и техники». 2013.
18. Барышев В. Г., Столяров А. А. Исследование дефектности тонкопленочного диэлектрика методом микропробоя // Электронная техника. Сер. Материалы. 1983. вып. 9(182). С. 72-74.